

# 電位の誤差要因を除き表示均一性確保, 15インチ, フルカラーTFT液晶

松下電器産業 液晶SUM技術開発部  
武田 悦矢

対角15インチ, 画素数1152×900のフルカラーTFT液晶ディスプレイを開発した。表示均一性を確保するため, 画素で発生する様々な電位の誤差要因を解析。行反転駆動を基に容量結合駆動方式を採用, 直流電位をキャンセルしソース信号振幅を5Vに下げることができた。TFTサイズを上げずに充電能力を改善するためにゲートにダブル・オン・パルスを採用した。

我々が初めて商品化したワークステーション (WS) 用TFTカラー液晶を例に, 大型高精細フルカラー液晶パネルの要素技術について述べる。

走査線が900本のワークステーション用高精細TFT液晶に, 高画質が得られるノンインタレース方式を採用すると, 1走査線当たりの書き換え時間が17 $\mu$ sと短くなる。さらに画面が大きくなるにつれてゲート抵抗が増大する。また画素数が増えるとソースとゲートの信号線交差が増えゲート容量が増加する。フルカラー化という階調制御を求める性能に対してゲートのオン時間の短さ, ゲート信号の遅延の増大は, 画素電位の誤差に関する詳細な考察が必要になる。

ゲート信号の遅延と画素電位の誤差について述べる。ソース信号から得られるべき理想的な画素電位と現実的な到達電位の差の発生要因を図1に示す。

①ゲート・パルスの遅延による充電誤差 (図1 (a))。TFTのオン時間の有効時間が短くなり, ソースから与えられる必要な信号電圧に到達しない。②蓄積容量配線電位の信号遅延による誤差 (図1 (b))。TFTがオフになった時点で画素電極と対の蓄積容量配線の電

位が所定の電位に到達しないため起こる。③ゲート・パルス降下遅れによる誤差 (図1 (c))。TFTがオフになるまで一度充電された電荷がリークして起きる。ソース信号電位に対してゲート電位の相対的關係によってTFTがオフになる時間に依存する<sup>2)</sup>。

①はTFTの相互コンダクタンス能力を上げると小さくなるのに対して③はその逆である。これらのほか画素電位の誤差ではないが表示特性に影響を与える誤差としては, ④対向電極配線の変動誤差がある。対向電極の電位がソース信号配線などの電位変動の影響で変化し, TFTがオフになった時点で元の電位に戻りきらないため液晶に印加される電圧に誤差が生じる<sup>3)</sup>。また⑤TFTに充電したときの充電前の画素の液晶容量と, 充電し書き換えようとする電圧で液晶容量の違いから生じる誤差がある。

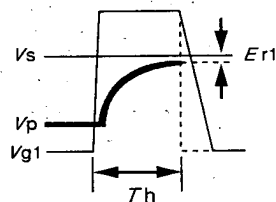
## 大型高精細には行反転駆動が最適

次にTFT液晶パネルの駆動方法を比較・検討する (表1)。大型高精細TFT液晶の駆動法は通常のフリッカ・フリーの駆動が必須になる。今までに列反転駆動<sup>4)</sup>, ドット反転駆動<sup>5)</sup>, 行反転駆動の提案がある。対向電位を反転する

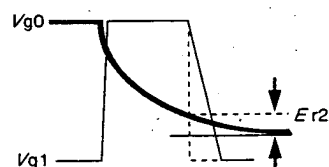
図1 ●画素電位誤差

信号遅延によって影響を受ける画素電位誤差。TFTの移動度の増加によって誤差1は減少, 誤差3は増大するトレードオフの關係。

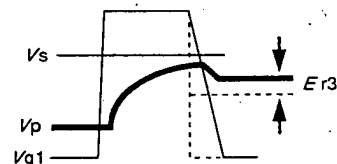
(a) 誤差1



(b) 誤差2



(c) 誤差3



Vs: ソース電位  
Vp: 画素電位  
Vg1: ゲート電位  
Vg0: 前段ゲート電位

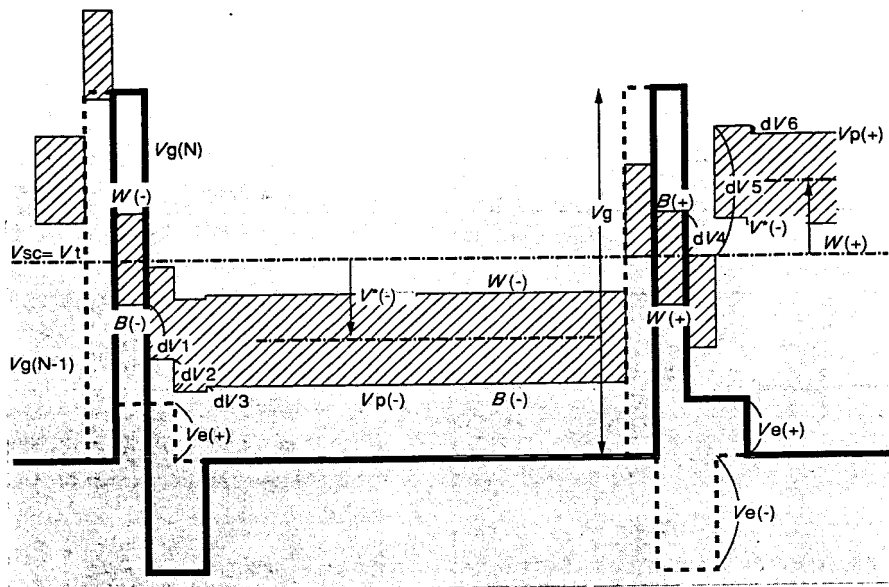


図2 ●対向一定容量結合駆動の電位

実線は当段のゲートの電圧波形、点線は蓄積容量を形成する前段のゲート電圧波形である。TFTオフ直後に突き抜けによって電圧 $dV1$ および $dV4$ だけ低下し、次に点線で示す補償電圧 $Ve(+)$ 、 $Ve(-)$ でそれぞれ $dV2$ 、 $dV5$ だけ補償される。同一の電位に設定した対向電圧 $Vt$ と信号電圧の中心 $Vsc$ を中心に正負 $V^*(+)$ 、 $V^*(-)$ だけ対称にバイアスされる。

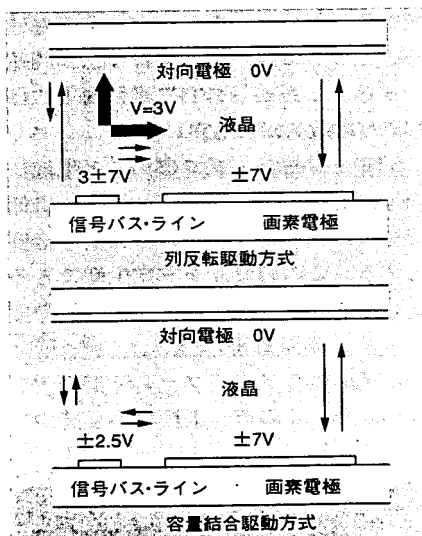


図3 ●液晶セル内部電位関係

従来の駆動ではTFTの突き抜け電圧分 $\Delta V$ （ここでは3Vとしている）だけソース信号線と対向電極、ソース信号と画素電極間に直流電圧が残る。

駆動のほか、オンゲート型の蓄積容量に適用できる対向反転<sup>8)</sup>と、対向一定<sup>8)</sup>の2種類の「容量結合駆動」を比較した。

ソース信号振幅を最小にすることは

誤差①および③を小さくし、消費電力を抑えソース・ドライバIC (YIC) の発熱を小さくする。またソース電位と画素電位間の電位差が小さいので横電界が小さくなり、画素と対向電極間の信号が表示に有効に働くという利点がある。この観点から行反転駆動が大型高精細化には有利である。行反転の中でも開口率の大きくとれる前段のゲート配線を蓄積容量配線と共用化するオンゲート型の構成が適している。

大型高精細パネルで対向電極の反転は消費電力からも不利である。対向一定の「容量結合駆動」が、現在提案されている中では大型高精細化に最も適した駆動である。行反転共通の課題としてはソース信号が同時に同一極性で変化するため、誤差④の対向電極の電位が変動する誤差が発生し、クロストークが起きやすい欠点がある<sup>3)</sup>。

#### 容量結合駆動方式を採用

採用した対向一定電圧の容量結合駆動は、対向電極に信号を印加する必要

がなく、温度や液晶の印加電圧に依存せず内部直流電圧を補償できる<sup>8)</sup>。この結果、面内の熱分布に関係せず一定の電圧で直流電圧を補償でき、信頼性が高く、“焼き付き”現象も見られない<sup>9)</sup>。以上の理由で容量結合駆動を採用、専用の4値のゲート・ドライバ(XIC)を開発した。

ゲート配線に印加する電圧は通常駆動のTFTのオン・オフ・レベルに加えて、TFTの寄生容量によって発生する突き抜け電圧を補償する二つの $Ve(+)$ 、 $Ve(-)$ を持つ4レベルから成る(図2)。二つの補償電圧の中間レベル最適化でソース信号の電位中心と画素電位の電位中心と対向電位(固定)が同電位で駆動できる。

従来のコラム反転駆動ではTFT突き抜け電圧を3V、液晶駆動電圧を7Vとすると、対向電圧0Vに対してソース信号は+10V、-4Vとなる(図3)。このためソース・ラインと画素、対向電極間に直流電位が発生する。一方、容量結合駆動ではソース電位は $\pm 2.5V$ で液晶セル内部の直流成分を完全にキャンセルできる。

また、2つの補償電圧間の振幅( $V^* = |Ve(+)| + |Ve(-)|$ )は、液晶にバイアス電圧を印加する効果がある。これを最適値に設定すればソース信号の最大振幅5Vで十分なコントラストを得られる。この結果、新規に開発したアナログYICの動作時の温度上昇を20℃と発熱を抑制できた。

YICはフルカラー表示に対応するためアナログ入力・アナログ出力とした。フルカラー対応にするとアナログであれ8ビット・デジタルであれ、チップ面積は増大しコスト高となる。低コストの3ビットや4ビットのデジタルの限られた階調数をFRC(フレーム・レート・コントロール)のような時分割の方法やディザ法のような空間分割の方法を用いて階調を高める方法がある。これはフリッカや解像度を

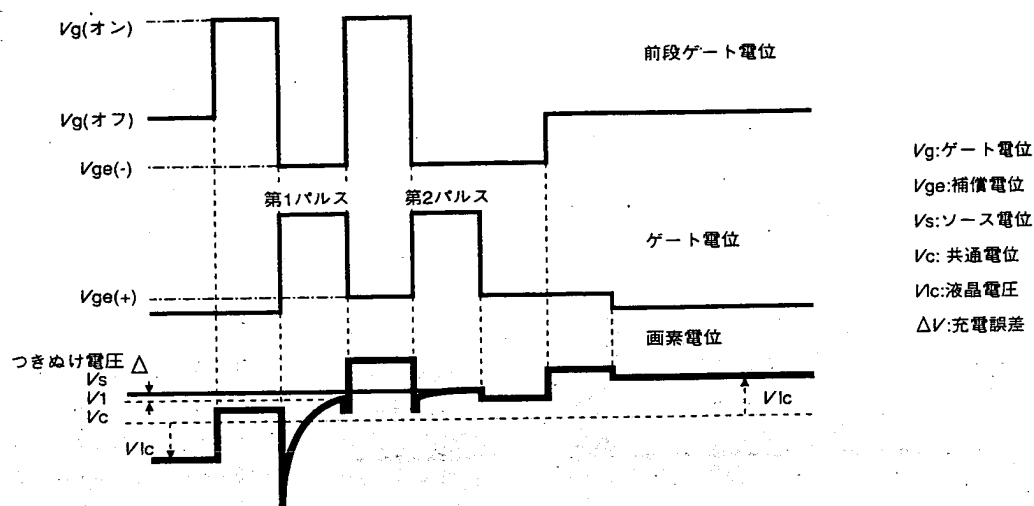


図4 ●ダブル・パルスと画素電位  
1 回目にオンパルスで二つ前の走査線の信号で予め充電し、2 回目の充電では容易に目標の電位に到達する。オンパルス間の電位を補償電圧にすることが必要。

ある程度犠牲にしている。

#### ダブル・オン・パルスでTFT寸法低減

すでに蓄積容量方式の得失は論じられている<sup>10)~12)</sup>が、大型パネルではソースと交差する面積をできるだけ小さくし、層間ショートが発生確率を減少させ、ソース容量を減らすことが必要である。また高精細パネルでは開口率の点で有利なオンゲート型の蓄積容量を使いこなす技術が必須になる。このときゲートに接続される容量負荷が増大しゲート信号遅延が発生しやすくなる。

このゲート容量負荷の増加に対しては、全負荷の中で主要なTFTそのもの

の大きさを減少させるダブル・オン・パルスを採用した(図4)。2H期間前に同極性の2走査線前の信号で予備充電することで、サイズはより小さくできる<sup>13)</sup>。

ゲート配線の抵抗増加に対してはAlを採用した(図5)。ゲート配線の低抵抗化のためCr/Alの2層にした。Crはゲートのコンタクト形成、Alのヒロック防止、プロセス中のAl溶解防止などのためである。ゲート絶縁層のカバレッジを考慮しAlの膜厚を200nmとした。配線幅を必要に応じて変える。

#### オン電流の大きいTaO<sub>x</sub>/SiN<sub>x</sub>膜を使用

前述したように1走査線当たりの充

電時間は短くなる。この対策として単純にはTFTの充電能力を増加させる、すなわちチャネル幅W/チャネル長Lを大きくすればよい。しかし、ゲート配線容量の増加からゲート信号の遅延を招く、開口率が低下するなど、問題がある。したがってTFT能力向上には移動度の改善が最も良い。

シミュレーションではゲート配線に膜厚200nmのAlを採用した場合、最低でも $0.6\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ の移動度を必要とする。この移動度を安定生産できるプロセスがなければならない。移動度が高く、高誘電率のTaO<sub>x</sub>/SiN<sub>x</sub>2層ゲート絶縁膜のアモーフアスSi TFT<sup>14)</sup>を採用した。このゲート絶縁層を持つア

表1 ●駆動法比較

画素信号	ゲート・オフ電位	対向電位	蓄積容量構造	フリッカ	焼き付き	クロストーク	信号振幅(V)	YIC電力	対向電力	ゲート遅延	開口率	ゲート・レベル
列反転	一定	一定	共通/オンゲート	◎	△	○	14	△	◎	○/△	△/○	2 ○
ドット反転	一定	一定	共通/オンゲート	◎	△	○	14	×	◎	○/△	△/○	2 ○
行反転	一定	反転	共通	◎	△	△	5	○	△	○	△	2 ○
	反転	反転	オンゲート	◎	△	△	5	○	△	△	○	3~4 △
	一定+補正電圧	一定	オンゲート	◎	○	△	5	○	◎	△	○	4 △

# BEST AVAILABLE COPY

モーフアスSi TFTは従来のSiNx単層のものに比べてオン電流は2倍（移動度1.3倍，ゲート容量分1.6倍），スイッチング特性も急峻である。この化学的にも性質が違う2重層はプロセス耐性を増加させ歩留まりを向上させる効果もある。

## CRTに匹敵する画質とコストがカギ

WS用大型高精細TFT液晶の画素数は、1024×768，1152×900，1280×1024が標準的である。画素ピッチとはCRTでは100DPI=252  $\mu$ mが一つの基準と言われる。これを適用するとそれぞれ12.7，14.5，16.3インチの画面の大きさが最低必要になる。液晶とCRTでは解像度特性が違う。CRTで培われた人間工学的知見を基に，液晶独自の基準を決定していく必要がある。

我々が開発した15インチTFT液晶は基本的なWS用の要望を満足する。課題はCRTの2倍と言われる目標コストをいかに実現するか，画質としては視野角，応答速度の改善，明るさが挙げられる。さらにCRT並みの画質に向けて，ガンマ特性や色再現性などの特性改善が望まれる。

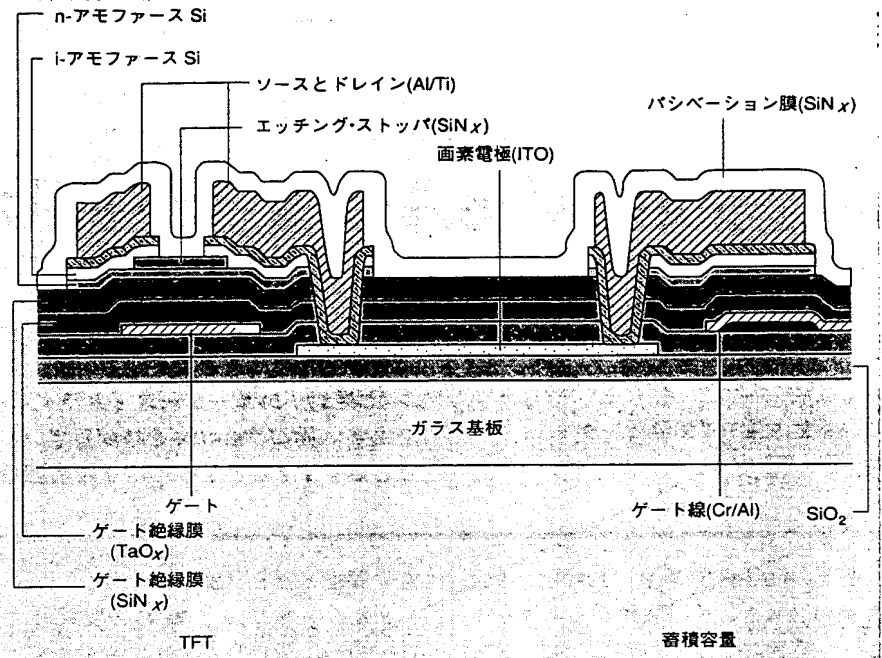


図5 ●アレイ構造の断面図

## 参考文献

- 1) Maeda, H., Fujii, K., Yamagishi, H., Fujita, S., Ishihara, K., Adachi, and E. Takeda, "15-in.-Diagonal Full-color High-Resolution TFT-LCD," *SID International Symposium Digest of Technical Papers*, pp.47-50, May 1992.
- 2) 小野, 田中, 小西, 大和田, 「TFT液晶ディスプレイの光学シミュレーション」, 『電子情報通信学会論文誌 C-II』, Vol. J73-C-II, pp.687-694, 1990年
- 3) 富田, 富田, 笠原, 「TFT-LCDにおける共通電極(対向電極)電位変動に対する補償駆動方法」, 『電子情報通信学会技術報告』, vol.92, 論文番号IDY92-70, pp.29-34, 1992年.
- 4) Tanaka, T., Shibusawa, M., Dojho, M., Tomita, O., Uchikoga, S. and Yamanaka, H., "13.8-in.-Diagonal High-Resolution Multicolor TFT-LCD for Workstations," *SID International Symposium Digest of Technical Papers*, pp.43-46, May, 1992.
- 5) Ikeda, N., Moroyama, H., Uchida, H., Uchida, S., Mitsuhashi, K., Matsuo, O., Kaneko S. and Mizuno, K., "High-Resolution 12.9-in. Multicolor TFT-LCD for EWS," 同上, pp.59-62 (1992)
- 6) Nagata, S., Takeda, E., Nan-no, Y., Kawaguchi, T., Mino, Y., Otsuka, A. and Ishihara, S., "Capacitively Coupled Driving of TFT-LCD," 同上, pp.242-245, 1989.
- 7) Katayama, M., Nakazawa, K., Kanemori, Y., Kitagawa, M., Katatani, Y., Yano, K. and Hijikikawa, M., "A 10.4 in.-Diagonal Full Color TFT-LCD with New Self-aligned a-Si TFTs for OHP System," *IDRC'91* pp.243-246 (1991)
- 8) Takeda, E., Nan-no, Y., Mino, Y., Otsuka, A., Ishihara, S. and Nagata, S., "Capacitively Coupled TFT-LCD Driving Method," *SID International Digest of Technical Papers*, pp.87-94, May 1990.
- 9) Nan-no, Y., Mino, Y., Takeda, E. and Nagata, S., "Characterization of Sticking Effects of TFT-LCD," 同上, pp.404-407, May 1990.
- 10) 三上, 津村, 北島, 舟橋, 「ワークステーション用高精細TFT-LCD」『電子情報通信学会技術報告』, Vol.90, 論文番号EID90-130, pp.59-63.
- 11) 矢野, 「マルチメディア時代を先取り10.4インチの設計・製造技術」『フラットパネルディスプレイ1992』, pp.146-151, 1991年11月.
- 12) 加藤, 「構造・プロセス最適化, 歩留り上げたPC用9.8インチ・カラー」, 同上, pp.156-159, 1992年11月.
- 13) 奥村, 藤原, 橋本, 「高精細液晶テレビ用高速駆動法」, 『テレビジョン学会誌』, Vol.45, pp.393-395, 1991年.
- 14) Takeda, E., Kawaguchi, T., Nan-no, Y., Tsutsu, N., Tamura, T., Ishihara, S. and Nagata, S., "An Amorphous Si TFT Array with TaOx/SiNx Double Layered Insulator for Liquid Crystal Displays," *International Display Research Conference 88*, pp.155-158, 1988.